

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

01065534 **Image available**

WPI Acc No: 96-152487/199616

Related WPI Acc No: 99-266085

XRPX Acc No: N96-128118

Electron emitting device for image display and processing appts. - has carbon film formed on electron emitting gap and its vicinity in activation process, electrode pair and electro-conductive film arranged between electrodes with bipolar pulse voltage applied

Patent Assignee: CANON KK (CANO)

Inventor: HAMAMOTO Y; IKEDA S; KISHI F; MIYAZAKI K; OHNISHI T; TSUKAMOTO T; YAMAMOTO K; YAMANOBE M

Number of Countries: 021 Number of Patents: 010

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Main IPC	Week
EP 701265	A1	19960313	EP 95305954	A	19950825	H01J-001/30	199616 B
AU 9530226	A	19960314	AU 9530226	A	19950824	H01J-009/02	199618
CA 2155270	A	19960301	CA 2155270	A	19950802	H01J-001/30	199624
JP 8264112	A	19961011	JP 9587759	A	19950322	H01J-009/02	199651
JP 8321254	A	19961203	JP 95182049	A	19950626	H01J-001/30	199707
CN 1126884	A	19960717	CN 95116828	A	19950829	H01L-031/00	199749
EP 701265	B1	19990707	EP 95305954	A	19950825	H01J-009/02	199931
			EP 98204492	A	19950825		
DE 69510624	E	19990812	DE 610624	A	19950825	H01J-009/02	199938
			EP 95305954	A	19950825		
AU 708413	B	19990805	AU 9530226	A	19950824	H01J-009/02	199943
AU 9933956	A	19990819	AU 9530226	A	19950824	H01J-001/30	199945
			AU 9933956	A	19990609		

Priority Applications (No Type Date): JP 95182049 A 19950626; JP 94226115 A 19940829; JP 94336626 A 19941226; JP 94336712 A 19941226; JP 94336713 A 19941226; JP 9587759 A 19950322

Cited Patents: Jnl.Ref; EP 609512; EP 660357; JP 3037109; US 5290610

Patent Details:

Patent	Kind	Lan	Pg	Filing Notes	Application	Patent
EP 701265	A1	E	70			
Designated States (Regional): AT BE CH DE DK ES FR GB GR IE IT LI LU MC						
NL	PT	SE				
JP 8264112	A		22			
JP 8321254	A		40			
EP 701265	B1	E		Related to	EP 98204492	
				Related to		EP 915493
Designated States (Regional): AT BE CH DE DK ES FR GB GR IE IT LI LU MC						
NL	PT	SE				
DE 69510624	E			Based on		EP 701265
AU 708413	B			Previous Publ.		AU 9530226
AU 9933956	A			Div ex	AU 9530226	
				Div ex		AU 708413

Abstract (Basic): EP 701265 A

The electron emitting device has a pair of electrodes (2 and 3) and an electroconductive film (4) between them including an electron emitting region (5). The region carries a graphite film that shows in a Raman spectroscopic analysis peaks of scattered light.

A laser light source with a wavelength of 514.5 nm and a spot diameter of 1 micrometre is used for the analysis. A peak (P2) is located in the vicinity of 1,580 cm is greater than a peak (P1) located in the vicinity of 1,335 cm, or half the width of a peak (P1) located in the vicinity of 1,335 cm not greater than 150 cm.

USE/ADVANTAGE - For image signals such as TV and various image processing operations e.g. video teleconferencing, word processing, in game machines and even visual telephone. Is free from degradation due to long use and undesired phenomenon of electric discharge under voltage applied to it, and emits electrons stably and efficiently for long time due to reduction in leakage current.

(19)日本国特許庁 (JP)

(12) 特許公報 (B2)

(11)特許番号

第2836015号

(45)発行日 平成10年(1998)12月14日

(24)登録日 平成10年(1998)10月9日

(51)Int.Cl.⁶

H 01 J 9/02
1/30
31/12

識別記号

F I

H 01 J 9/02
1/30
31/12

E
E
C

請求項の数14(全21頁)

(21)出願番号

特願平7-87759

(22)出願日

平成7年(1995)3月22日

(65)公開番号

特開平8-264112

(43)公開日

平成8年(1996)10月11日

審査請求日

平成9年(1997)10月14日

(73)特許権者 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者

浜元 康弘

東京都大田区下丸子3丁目30番2号 キ

ヤノン株式会社内

(72)発明者

山野辺 正人

東京都大田区下丸子3丁目30番2号 キ

ヤノン株式会社内

(72)発明者

山本 敬介

東京都大田区下丸子3丁目30番2号 キ

ヤノン株式会社内

(74)代理人

弁理士 豊田 善雄 (外1名)

審査官 横本 吉孝

最終頁に続く

(54)【発明の名称】 電子放出素子、電子源、画像形成装置の製造方法

1

(57)【特許請求の範囲】

【請求項1】 電極間に、電子放出部が形成された導電性膜を有する電子放出素子の製造方法において、導電性膜に亀裂を形成した後、炭素化合物を含む雰囲気下において両極性電圧を前記電極間に印加する工程を有することを特徴とする電子放出素子の製造方法。

【請求項2】 上記両極性電圧が交流電圧である請求項1の電子放出素子の製造方法。

【請求項3】 上記両極性電圧が、一方極性電圧を工程途中で少なくとも1回極性反転させる電圧である請求項1の電子放出素子の製造方法。

【請求項4】 上記両極性電圧が、パルス状である請求項1の電子放出素子の製造方法。

【請求項5】 上記パルス状の両極性電圧が、矩形波、三角波若しくはサイン波である請求項4の電子放出素子

2

の製造方法。

【請求項6】 上記炭素化合物が、脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミン類、有機酸、若しくはこれらの誘導体の中から選ばれるいづれかである請求項1～5のいづれかの電子放出素子の製造方法。

【請求項7】 上記電子放出素子は、表面伝導型電子放出素子である請求項1～6のいづれかの電子放出素子の製造方法。

【請求項8】 請求項1～7のいづれかの方法により同一基板上に複数の電子放出素子を形成することを特徴とする電子源の製造方法。

【請求項9】 複数の電子放出素子を並列に配置し結線してなる素子列を少なくとも一列以上有し、各素子を駆動するための配線がはしご状配置されている電子源の製

10

造方法において、前記電子放出素子を請求項1～4のいずれかの方法で製造することを特徴とする電子源の製造方法。

【請求項10】複数の電子放出素子を配列してなる素子列を少なくとも一列以上有し、該素子を駆動するための配線がマトリクス配置されている電子源の製造方法において、前記電子放出素子を請求項1～7のいずれかの方法で製造することを特徴とする電子源の製造方法。

【請求項11】請求項9の製造方法で得られた電子源を、該電子源から放出される電子線を制御する制御電極と、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法。

【請求項12】請求項10の製造方法で得られた電子源を、該電子源からの電子線の照射により画像を形成する画像形成部材と組み合わせることを特徴とする画像形成装置の製造方法。

【請求項13】請求項11又は12の製造方法で得られた画像形成装置。

【請求項14】テレビジョン放送の表示装置、テレビ会議システムの表示装置、コンピューターの表示装置のいずれかに用いられる請求項13の画像形成装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、電子放出素子、特に表面伝導型電子放出素子と、該電子放出素子を複数用いた電子源、それを用いた表示装置や露光装置等の画像形成装置、更には該電子源及び画像形成装置の製法に関する。

【0002】

【従来の技術】電子放出素子の一つとして表面伝導型電子放出素子があるが、該表面伝導型電子放出素子は、絶縁性の基板上に形成された導電性膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。

【0003】表面伝導型電子放出素子の典型的な構成例としては、絶縁性の基板上に設けた一対の素子電極間を連絡する金属酸化物等の導電性膜に、予めフォーミングと称される通電処理により電子放出部を形成したものが挙げられる。フォーミングは、導電性膜の両端に電圧を印加通電することで通常行われ、導電性膜を局所的に破壊、変形もしくは変質させて構造を変化させ、電気的に高抵抗な状態の電子放出部を形成する処理である。電子放出は、上記電子放出部が形成された導電性薄膜に電圧を印加して電流を流すことにより、電子放出部に発生した亀裂付近から行われる。

【0004】上記電子放出素子は、構造が単純で製造も容易であることから、大面積に亘って多数配列形成できる利点がある。そこで、この特徴を活かすための種々の応用が研究されている。例えば表示装置等の画像形成裝

置への利用が挙げられる。

【0005】従来、多数の表面伝導型電子放出素子を配列形成した例としては、並列に該電子放出素子を配列し、個々の電子放出素子の両端（両素子電極）を配線（共通配線とも呼ぶ）にて夫々結線した行を多数行配列（梯型配置とも呼ぶ）した電子源が挙げられる（特開平1-31332号公報、同1-283749号公報、同2-257552号公報）。また、特に表示装置においては、液晶を用いた表示装置と同様の平板型表示装置とすることが可能で、しかもバックライトが不要な自発光型の表示装置として、表面伝導型電子放出素子を多数配置した電子源と、この電子源からの電子線の照射により可視光を発光する蛍光体とを組み合わせた表示装置が提案されている（アメリカ特許第5066883号明細書）。

【0006】上記表面伝導型電子放出素子を利用した表示装置において、高品位、高精細な画像を大画面で得るためにには、電子放出素子の行・列の数が夫々数百～数千となり、非常に多くの電子放出素子を配列する必要がある。従って、各電子放出素子の電気特性が均一で制御しやすいことが望まれる。

【0007】

【発明が解決しようとする課題】しかしながら、従来の表面伝導型電子放出素子は長時間駆動すると、強電界もしくはジュール熱による電子放出部の自己発熱により、電子放出部近傍の導電性膜が変形もしくは破壊される場合があった。導電性膜に変形や破壊が生じると、素子の寿命が低下し、該素子を複数用いてなる電子源を利用した画像形成装置においては表示品位の低下を引き起こす。

【0008】また、従来の表面伝導型電子放出素子においては、素子電流として観測される電流の中には無効電流が存在し、電子放出効率向上のため、該無効電流を除去する必要があった。

【0009】本発明の目的は上記のような導電性膜の変形や破壊を防止し、安定した表示品位の画像形成装置を提供することにある。また本発明の目的は、上記した無効電流を除去し、電子放出効率を向上させ、画像形成装置の表示品位の向上を図ることにある。

【0010】

【課題を解決するための手段及び作用】請求項1～7の発明は、電子放出素子の製造方法であり、導電性膜に亀裂を形成した後に、炭素化合物を含む雰囲気下において素子電極間に両極性電圧を印加することを特徴とする。

【0011】また請求項8～10の発明は、電子源の製造方法であり、上記電子放出素子の製造方法で同一基板上に複数の電子放出素子を形成することを特徴とする。

【0012】更に請求項11、12は上記電子源を用いてなる画像形成装置の製造方法、請求項13、14は画像形成装置の発明である。以下、表面伝導型電子放出素

子を例に挙げて本発明を説明する。

【0013】表面伝導型電子放出素子には平面型と垂直型があり、まず、平面型の電子放出素子の基本的な構成について説明する。

【0014】図1(a)、(b)は、平面型表面伝導型電子放出素子の基本的な構成を示す図である。

【0015】図1において1は基板、2は電子放出部、3は導電性膜、4と5は素子電極、6は被膜である。

【0016】基板1としては、例えば石英ガラス、Na等の不純物含有量を減少させたガラス、青板ガラス、青板ガラスにスパッタ法等によりSiO₂を積層した積層体、アルミナ等のセラミックス等が挙げられる。

【0017】対向する素子電極4、5の材料としては、一般的導体材料が用いられ、例えばNi、Cr、Au、Mo、W、Pt、Ti、Al、Cu、Pd等の金属あるいは合金及びPd、Ag、Au、RuO₂、Pd-Ag等の金属あるいは金属酸化物とガラス等から構成される印刷導体、In₂O₃-SnO₂等の透明導電体及びシリコン等の半導体導体材料等から適宜選択される。

【0018】素子電極間隔L、素子電極長さW、導電性膜3の形状等は、応用される形態等によって設計される。

【0019】素子電極間隔Lは、数百Å～数百μmであることが好ましく、より好ましくは、素子電極4、5間に印加する電圧等により、数μm～数十μmである。

【0020】素子電極長さWは、電極の抵抗値や電子放出特性を考慮すると、好ましくは数μm～数百μmであり、また素子電極厚dは、数百Å～数μmである。

【0021】尚、図1に示される表面伝導型電子放出素子は、基板1上に、素子電極4、5、導電性膜3の順に積層されたものとなっているが、基板1上に、導電性膜3、素子電極4、5の順に積層したものとしてもよい。

【0022】導電性膜3は、良好な電子放出特性を得るために、微粒子で構成された微粒子膜であることが特に好ましく、その膜厚は、素子電極4、5へのステップカバレージ、素子電極4、5間の抵抗値及び後述するフォーミング条件等によって適宜選択される。この導電性膜3の膜厚は、好ましくは数Å～数千Åで、特に好ましくは10Å～500Åであり、その抵抗値は、10³～10⁷Ω/□のシート抵抗値である。

【0023】導電性膜3を構成する材料としては、例えばPd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb等の金属、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃等の酸化物、HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、GdB₄等の硼化物、TiN、ZrN、HfN等の窒化物、Si、Ge等の半導体等が挙げられる。

【0024】尚、上記微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、あ

るいは重なり合った状態（島状も含む）の膜をさす。微粒子膜である場合、微粒子の粒径は、数Å～数千Åであることが好ましく、特に好ましくは10Å～200Åである。

【0025】電子放出部2には亀裂が含まれており、電子放出はこの亀裂付近から行われる。この亀裂を含む電子放出部2及び亀裂自体は、導電性膜3の膜厚、膜質、材料及び後述するフォーミング条件等の製法に依存して形成される。従って、電子放出部2の位置及び形状は図1に示されるような位置及び形状に特定されるものではない。

【0026】亀裂は、数Å～数百Åの粒径の導電性微粒子を有することもある。この導電性微粒子は、導電性膜3を構成する材料の元素の一部、あるいは総てと同様のものである。

【0027】また、本発明においては亀裂を含む電子放出部2及びその近傍の両電位側に高結晶性の炭素を含む被膜6を有する。

【0028】次に、垂直型表面伝導型電子放出素子の基本的な構成について説明する。

【0029】図2は、垂直型電子放出素子の基本的な構成を示す図で、図中21は段差形成部材で、その他図1と同じ符号は同じ部材を示すものである。

【0030】基板1、電子放出部2、導電性膜3及び素子電極4、5、被膜6は、前述した平面型電子放出素子と同様の材料で構成されたものである。

【0031】段差形成部材21は、例えば真空蒸着法、印刷法、スパッタ法等で付設されたSiO₂等の絶縁性材料で構成されたものである。この段差形成部材21の膜厚は、先に述べた平面型電子放出素子の素子電極間隔L（図1参照）に対応するもので、段差形成部材21の作成法や素子電極4、5間に印加する電圧等により設定されるが、好ましくは数百Å～数十μmであり、特に好ましくは数百Å～数μmである。

【0032】導電性膜3は、通常、素子電極4、5の作成後に形成されるので、素子電極4、5の上に積層されるが、導電性膜3の形成後に素子電極4、5を作成し、導電性膜3の上に素子電極4、5が積層されるようにすることも可能である。また、平面型電子放出素子の説明においても述べたように、電子放出部2の形成は、導電性膜3の膜厚、膜質、材料及び後述するフォーミング条件等の製法に依存するので、その位置及び形状は図2に示されるような位置及び形状に特定されるものではない。

【0033】尚、以下の説明は、上述の平面型電子放出素子と垂直型電子放出素子の内、平面型を例にして説明するが、平面型電子放出素子に代えて垂直型電子放出素子としてもよい。

【0034】表面伝導型電子放出素子の製法としては様々な方法が考えられるが、その一例を図3に基づいて説

明する。尚、図3において図1と同じ符号は同じ部材を示すものである。

【0035】1) 基板1を洗剤、純水及び有機溶剤により十分に洗浄した後、真空蒸着法、スパッタ法等により素子電極材料を堆積させた後、フォトリソグラフィー技術により基板1の面上に素子電極4、5を形成する(図3(a))。

【0036】2) 素子電極4、5を設けた基板1上有機金属溶液を塗布して放置することにより、素子電極4と素子電極5間に連絡して有機金属薄膜を形成する。

尚、有機金属溶液とは、前述の導電性膜3の構成材料の金属を主元素とする有機化合物の溶液である。この後、有機金属薄膜を加熱焼成処理し、リフトオフ、エッチング等によりパターニングされた導電性膜3を形成する(図3(b))。尚、ここでは、有機金属溶液の塗布法により説明したが、これに限ることなく、例えば真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、ディッピング法、スピナー法等によって有機金属膜を形成することもできる。

【0037】3) 続いて、フォーミングと呼ばれる通電処理を施す。素子電極4、5間に、不図示の電源より通電すると、導電性膜3の部位に構造の変化した電子放出部2が形成される(図3(c))。この通電処理により導電性膜3を局的に破壊、変形もしくは変質せしめ、構造の変化した部位が電子放出部2である。

【0038】フォーミングの電圧波形の例を図4に示す。

【0039】電圧波形は、特にパルス波形が好ましく、パルス波高値を定電圧とした電圧パルスを連続的に印加する場合(図4(a))と、パルス波高値を増加させながら電圧パルスを印加する場合(図4(b))とがある。

【0040】まず、パルス波高値を定電圧とした場合について図4(a)で説明する。

【0041】図4(a)における T_1 及び T_2 は電圧波形のパルス幅とパルス間隔であり、例えば、 T_1 を $1\mu\text{sec} \sim 10\text{msec}$ 、 T_2 を $10\mu\text{sec} \sim 100\text{msec}$ とし、波高値(フォーミング時のピーク電圧)を前述した電子放出素子の形態に応じて適宜選択して、適当な真空度の真空雰囲気下で、数秒から數十分印加する。尚、印加する電圧波形は、図示される三角波に限定されるものではなく、矩形波等の所望の波形を用いることができる。

【0042】次に、パルス波高値を増加させながら電圧パルスを印加する場合について図4(b)で説明する。

【0043】図4(b)における T_1 及び T_2 は図4(a)と同様であり、波高値(フォーミング時のピーク電圧)を、例えば 0.1V ステップ程度ずつ増加させ、図4(a)の説明と同様の適当な真空雰囲気下で印加する。

【0044】尚、パルス間隔 T_2 中に、導電性膜3(図1及び図2参照)を局的に破壊、変形もしくは変質させない程度の電圧、例えば 0.1V 程度の電圧で素子電流を測定して抵抗値を求め、例えば $1\text{M}\Omega$ 以上の抵抗を示した時にフォーミングを終了する。

【0045】4) 次に、フォーミング工程が終了した素子に炭素化合物の存在下で両極性の電圧パルスを印加し電子放出部2及びその近傍の両電位側に高結晶性の炭素を含む被膜6を堆積させる活性化工程を施す。

【0046】本発明において活性化工程とは、例えば真空排気装置等を発生源とする炭化水素などの炭素化合物、もしくはガスボンベ等から供給される炭素化合物を適当な分圧で導入し、 $10^{-4} \sim 10^{-5}\text{torr}$ 程度の真空度で、先のフォーミング工程を終了した素子の素子電極4、5に例えば図18(a)或いは図19(a)に示されるパルス波高値を一定に保った電圧を印加し、素子を駆動することにより行なわれる。図18(a)は一方極性パルス電圧の極性を工程途中で反転するもので、図19(a)は交流パルス電圧である。当該工程により、

20 素子電流 I_f 、放出電流 I_e が著しく変化する。本工程は I_f と I_e とを測定しながら行ない、例えば、 I_e が飽和した時点で工程を終了する。

【0047】上記炭素化合物を導入する場合、例えば、アルカン、アルケン、アルキン等の脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケトン類、アミン類、フェノール、カルボン酸、スルホン酸等の有機酸、更にこれらの誘導体等が挙げられる。

【0048】図18(a)、図19(a)における V_p 、 V_n はそれぞれの正極性及び負極性パルスのパルス波高値であり、電子放出可能な電圧、即ち後述する図6(a)における閾値電圧 V_{th} に対して、
 $V_n > V_{th}$ 及び $V_n < -V_{th}$

であることが望ましく、更に好ましくは、大きさが動作駆動電圧に等しい電圧である。

【0049】また、両図において T_{1p} (T_{1n})は正極性(負極性)のパルス幅であり、図18(a)において T_{2p} (T_{2n})は正極性(負極性)のパルス間隔、図19(a)において T_{pn} 、 T_{np} はパルス間隔であるが、素子の形態、雰囲気等に応じてそれぞれ適宜設定され、パルス幅は $1\mu\text{sec} \sim 10\text{msec}$ 、パルス間隔は $10\mu\text{sec} \sim 100\text{msec}$ が望ましい。尚、パルス波形は三角波、矩形波に限定されることではなく、サイン波など所望の波形を用いることができる。

【0050】図18(b)及び図19(b)はそれぞれ図18(a)、図19(a)の電圧波形における、活性化処理中の素子電流 I_f と放出電流 I_e の時間変化を示す模式図であるが、処理の途中で駆動電圧の極性反転を伴う極性反転活性化駆動(図18)では、極性の反転に際して、一時的な I_f 及び I_e の減少を伴い、交流活性化駆動(図19)ではこのような変化は見られない。

尚、図18(b)、図19(b)における縦軸の電子電流、放出電流は任意の値である。

【0051】このように炭素化合物を気相中に含む雰囲気下において、電子放出部2より電子を放出することにより、電子放出部2近傍に存在する炭素化合物分子を放出電子により分解することで、電子放出部2とその両電位側近傍の導電性膜3上に炭素及び炭素化合物を堆積させる。

【0052】また、これと同時に、堆積された炭素及び炭素化合物に対しても放出電子が引き続き照射されることで、該炭素及び炭素化合物をより結晶性の高い状態にする。これによって、電子放出部及びその近傍の導電性膜3上には、高融点で強電界に対する耐性の高い被膜が形成される。更に、本発明においては、活性化処理を極性反転或いは交流電圧により行なっているので、電子放出部2の両電位側に上記被膜が形成されるため、片側のみに形成された場合に比べてより耐性の高い構成になっている。

【0053】更に、交流駆動により活性化処理を施した本発明の電子放出素子の電子放出特性を後述の測定法により測定すると、直流もしくは単一極性のパルス波の駆動による活性化処理に比較して、電子放出効率(放出電流/電子電流)が向上するという結果が得られた。これは交流活性化(図19)において特に顕著であった。

【0054】尚、上記炭素及び炭素化合物とは、グラファイト(単結晶及び多結晶の双方を指す)、非晶質カーボン(非晶質カーボン及びこれと多結晶グラファイトとの混合物を指す)である。また、その堆積膜厚は、好ましくは数Å～数千Å、より好ましくは数十Å～数百Åである。

【0055】5)更に好ましくは、こうして作製した電子放出素子を、フォーミング工程、活性化工程での真空中度より高い真空中度の真空雰囲気にして動作駆動する。また、より好ましくは、このより高い真空中度の真空雰囲気下で80°C～150°Cの加熱後、動作駆動する。

【0056】尚、フォーミング工程、活性化処理した真空中度より高い真空中度の真空雰囲気とは、例えば約10⁻⁶ torr以上の真空中度を有する真空中度であり、より好ましくは、超高真空中度であり、炭素及び炭素化合物が新たに堆積しない真空中度である。

【0057】上記5)の工程によりこれ以上の炭素及び炭素化合物の堆積が抑制され、電子電流及び放出電流が安定する。

【0058】このようにして得られる表面伝導型電子放出素子の基本特性を以下に説明する。

【0059】図5は、表面伝導型電子放出素子の電子放出特性を測定するための測定評価系の一例を示す概略構成図で、まずこの測定評価系を説明する。

【0060】図5において、図1と同じ符号は同じ部材を示す。また、51は電子に電子電圧V_fを印加するた

めの電源、50は素子電極4、5間の導電性膜3を流れる電子電流I_fを測定するための電流計、54は電子放出部より放出される放出電流I_eを捕捉するためのアノード電極、53はアノード電極54に電圧を印加するための高圧電源、52は放出電流I_eを測定するための電流計、55は真空装置、56は排気ポンプである。

【0061】電子放出素子及びアノード電極54等は真空装置55内に設置され、この真空装置55には不図示の真空系等の必要な機器が具備されていて、所望の真空中で電子放出素子の測定評価ができるようになってい

る。

【0062】排気ポンプ56は、ターボポンプ、ロータリーポンプ等からなる通常の高真空中装置系と、イオンポンプ等からなる超高真空中装置系とから構成されている。また、真空装置55全体及び電子放出素子の基板1は、ヒーターにより200°C程度まで加熱できるようになっている。尚、この測定評価系は、後述するような表示パネル(図8における201参照)の組み立て段階において、表示パネル及びその内部を真空装置55及びその内部として構成することで、前述のフォーミング工程、活性化工程及び後述するそれ以後の工程における測定評価及び処理に応用することができるものである。

【0063】以下に述べる表面伝導型電子放出素子の基本特性は、上記測定評価系のアノード電極54の電圧を1kV～10kVとし、アノード電極54と電子放出素子の距離Hを2～8mmとして行った測定に基づくものである。

【0064】まず、放出電流I_e及び素子電流I_fと、素子電圧V_fとの関係の典型的な例を図6に示す。尚、図6において、放出電流I_eは素子電流I_fに比べて著しく小さいので、任意単位で示されている。

【0065】図6から明らかなように、電子放出素子は、放出電流I_eに対する次の3つの特徴的特性を有する。

【0066】まず第1に、電子放出素子はある電圧(しきい値電圧と呼ぶ:図6中のV_{th})以上の素子電圧V_fを印加すると急激に放出電流I_eが増加し、一方しきい値電圧V_{th}以下では放出電流I_eが殆ど検出されない。即ち、放出電流I_eに対する明確なしきい値電圧V_{th}を持った非線形素子である。

【0067】第2に、放出電流I_eが素子電圧V_fに対して単調増加する特性(MI特性と呼ぶ)を有するため、放出電流I_eは素子電圧V_fで制御できる。

【0068】第3に、アノード電極54(図5参照)に捕捉される放出電荷は、素子電圧V_fを印加する時間に依存する。即ち、アノード電極54に捕捉される電荷量は、素子電圧V_fを印加する時間により制御できる。

【0069】放出電流I_eが素子電圧V_fに対してMI特性を有すると同時に、素子電流I_fも素子電圧V_fに對してMI特性を有する場合もある。このような表面伝

11

導型電子放出素子の特性の例が図6(a)で示す特性である。一方、図6(b)に示すように、素子電流 I_f は素子電圧 V_f に対して電圧制御型負性抵抗特性(VCR特性と呼ぶ)を示す場合もある。いずれの特性を示すかは、電子放出素子の製法及び測定時の測定条件等に依存する。但し、素子電流 I_f が素子電圧 V_f に対してVCR特性を有する電子放出素子でも、放出電流 I_e は素子電圧 V_f に対してMI特性を有する。

【0070】次に、本発明の電子源における表面伝導型電子放出素子の配列について説明する。

【0071】本発明の電子源における表面伝導型電子放出素子の配列方式としては、従来の技術の項で述べたような梯形配置の他、m本のX方向配線の上にn本のY方向配線を層間絶縁層を介して設置し、電子放出素子の一対の素子電極に夫々X方向配線、Y方向配線を接続した配置方式が挙げられる。これを以後単純マトリクス配置と呼ぶ。まず、この単純マトリクス配置について詳述する。

【0072】前述した表面伝導型電子放出素子の基本的特性によれば、単純マトリクス配置された電子放出素子における放出電子は、しきい値電圧を超える電圧では、対向する素子電極間に印加するパルス状電圧の波高値とパルス幅で制御できる。一方、しきい値電圧以下では殆ど電子は放出されない。従って、多数の電子放出素子を配置した場合においても、個々の素子に上記パルス状電圧を適宜印加すれば、入力信号に応じて電子放出素子を選択し、その電子放出量が制御でき、単純なマトリクス配線だけで個別の電子放出素子を選択して独立に駆動可能となる。

【0073】単純マトリクス配置はこのような原理に基づくもので、本発明の電子源の一例である、この単純マトリクス配置の電子源の構成について図7に基づいて更に説明する。

【0074】図7において基板1は既に説明したようなガラス板等であり、この基板1上に配列された表面伝導型電子放出素子104の個数及び形状は用途に応じて適宜設定されるものである。

【0075】m本のX方向配線102は、夫々外部端子 $D_{x1}, D_{x2}, \dots, D_{xn}$ を有するもので、基板1上に、真空蒸着法、印刷法、スパッタ法等で形成した導電性金属等である。また、多数の電子放出素子104にはほぼ均等に電圧が供給されるように、材料、膜厚、配線幅が設定されている。

【0076】n本のY方向配線103は、夫々外部端子 $D_{y1}, D_{y2}, \dots, D_{yn}$ を有するもので、X方向配線102と同様に作成される。

【0077】これらm本のX方向配線102とn本のY方向配線103間には、不図示の層間絶縁層が設置され、電気的に分離されて、マトリクス配線を構成している。尚、このm、nは共に正の整数である。

12

【0078】不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等で形成された SiO_2 等であり、X方向配線102を形成した基板1の全面或は一部に所望の形状で形成され、特に、X方向配線102とY方向配線103の交差部の電位差に耐え得るように、膜厚、材料、製法が適宜設定される。

【0079】更に、電子放出素子104の対向する素子電極(不図示)が、m本のX方向配線102と、n本のY方向配線103と、真空蒸着法、印刷法、スパッタ法等で形成された導電性金属等からなる結線105によって電気的に接続されているものである。

【0080】ここで、m本のX方向配線102と、n本のY方向配線103と、結線105と、対向する素子電極とは、その構成元素の一部あるいは全部が同一であっても、また夫々異なっていてもよく、前述の素子電極の材料等より適宜選択される。これら素子電極への配線は、素子電極と材料が同一である場合は素子電極と総称する場合もある。また、電子放出素子104は、基板1あるいは不図示の層間絶縁層上どちらに形成してもよい。

【0081】また、詳しくは後述するが、前記X方向配線102には、X方向に配列された電子放出素子104の行を入力信号に応じて走査するために、走査信号を印加する不図示の走査信号印加手段が電気的に接続されている。

【0082】一方、Y方向配線103には、Y方向に配列された電子放出素子104の列の各列を入力信号に応じて変調するために、変調信号を印加する不図示の変調信号発生手段が電気的に接続されている。更に、各電子放出素子104に印加される駆動電圧は、当該電子放出素子104に印加される走査信号と変調信号の差電圧として供給されるものである。

【0083】次に、以上のような単純マトリクス配置の本発明の電子源を用いた本発明の画像形成装置の一例を、図8～図10を用いて説明する。尚、図8は表示パネル201の基本構成図であり、図9は蛍光膜114を示す図であり、図10は図8の表示パネル201で、NTSC方式のテレビ信号に応じてテレビジョン表示を行うための駆動回路の一例を示すブロック図である。

【0084】図8において、1は上述のようにして表面伝導型電子放出素子を配置した電子源の基板、111は基板1を固定したリアプレート、116はガラス基板113の内面に蛍光膜114とメタルバック115等が形成されたフェースプレート、112は支持枠であり、リアプレート111、支持枠112及びフェースプレート116にフリットガラス等を塗布し、大気中あるいは窓素中で、400～500°Cで10分以上焼成することで封着して外囲器118を構成している。

【0085】図8において、2は図1における電子放出部に相当する。102、103は、電子放出素子104

の一対の素子電極4、5と接続されたX方向配線及びY方向配線で、夫々外部端子D_{x1}～D_{xn}、D_{y1}～D_{yn}を有している。

【0086】外囲器118は、上述の如く、フェースプレート116、支持枠112、リアプレート111で構成されている。しかし、リアプレート111は主に基板1の強度を補強する目的で設けられるものであり、基板1自体で十分な強度を持つ場合は別体のリアプレート111は不要で、基板1に直接支持枠112を封着し、フェースプレート116、支持枠112、基板1にて外囲器118を構成してもよい。また、フェースプレート116、リアプレート111の間にスペーサーと呼ばれる不図示の支持体を更に設置することで、大気圧に対して十分な強度を有する外囲器118とすることもできる。

【0087】蛍光膜114は、モノクロームの場合は蛍光体122のみからなるが、カラーの蛍光膜114の場合は、蛍光体122の配列により、ブラックストライプ(図9(a))あるいはブラックマトリクス(図9(b))等と呼ばれる黒色導伝材121と蛍光体122とで構成される。ブラックストライプ、ブラックマトリクスが設けられる目的は、カラー表示の場合必要となる三原色の各蛍光体122間の塗り分け部を黒くすることで混色を目立たなくすることと、蛍光膜114における外光反射によるコントラストの低下を抑制することである。黒色導伝材121の材料としては、通常良く用いられている黒鉛を主成分とする材料だけでなく、導電性があり、光の透過及び反射が少ない材料であれば他の材料を用いることもできる。

【0088】ガラス基板113に蛍光体122を塗布する方法としては、モノクローム、カラーによらず、沈澱法や印刷法が用いられる。

【0089】また、図8に示されるように、蛍光膜114の内面側には通常メタルバック115が設けられる。メタルバック115の目的は、蛍光体122(図9参照)の発光のうち内面側への光をガラス基板113側へ鏡面反射することにより輝度を向上すること、電子ビーム加速電圧を印加するための電極として作用すること、外囲器118内で発生した負イオンの衝突によるダメージからの蛍光体122の保護等である。メタルバック115は、蛍光膜114の作製後、蛍光膜114の内面側表面の平滑化処理(通常フィルミングと呼ばれる)を行い、その後A1を真空蒸着等で堆積することで作製できる。

【0090】フェースプレート116には、更に蛍光膜114の導電性を高めるため、蛍光膜114の外側に透明電極(不図示)を設けてもよい。

【0091】前述の封着を行う際、カラーの場合は各色蛍光体122と電子放出素子104とを対応させなくてはいけないため、十分な位置合わせを行なう必要があ

る。

【0092】外囲器118内は、不図示の排気管を通じ、 1×10^{-7} torr程度の真空度にされ、封止される。また、外囲器118の封止を行う直前あるいは封止後に、ゲッター処理を行うこともある。これは、外囲器118内の所定の位置に配置したゲッター(不図示)を加熱し、蒸着膜を形成する処理である。ゲッターは通常Ba等が主成分であり、該蒸着膜の吸着作用により、例えば 1×10^{-5} ～ 1×10^{-7} torrの真空度を維持するためのものである。

【0093】尚、前述したフォーミング及びこれ以降の電子放出素子の各製造工程は、通常、外囲器118の封止直前又は封止後に行われるもので、その内容は前述の通りである。

【0094】上述の表示パネル201は、例えば図10に示されるような駆動回路で駆動することができる。尚、図10において、201は表示パネル、202は走査回路、203は制御回路、204はシフトレジスタ、205はラインメモリ、206は同期信号分離回路、207は変調信号発生器、V_r及びV_aは直流電圧源である。

【0095】図10に示されるように、表示パネル201は、外部端子D_{x1}～D_{xn}、外部端子D_{y1}～D_{yn}及び高圧端子H_vを介して外部の電気回路と接続されている。この内、外部端子D_{x1}～D_{xn}には前記表示パネル201内に設けられている電子放出素子、即ちm行n列の行列状にマトリクス配置された電子放出素子群を1行(n素子)ずつ順次駆動して行くための走査信号が印加される。

【0096】一方、外部端子D_{y1}～D_{yn}には、前記走査信号により選択された1行の各電子放出素子の出力電子ビームを制御するための変調信号が印加される。また、高圧端子H_vには、直流電圧源V_aより、例えば10kVの直流電圧が供給される。これは電子放出素子より出力される電子ビームに、蛍光体を励起するのに十分なエネルギーを付与するための加速電圧である。

【0097】走査回路202は、内部にm個のスイッチング素子(図10中S₁～S_mで模式的に示す)を備えるもので、各スイッチング素子S₁～S_mは、直流電圧

40 電源V_rの出力電圧もしくは0V(グランドレベル)のいずれか一方を選択して、表示パネル201の外部端子D_{x1}～D_{xn}と電気的に接続するものである。各スイッチング素子S₁～S_mは、制御回路203が出力する制御信号T_{scan}に基づいて動作するもので、実際には、例えばFETのようなスイッチング機能を有する素子を組み合わせることにより容易に構成することが可能である。

【0098】本例における前記直流電圧源V_aは、前記表面伝導型電子放出素子の特性(しきい値電圧)に基づき、走査されていない電子放出素子に印加される駆動電圧がしきい値電圧以下となるような一定電圧を出力する

よう設定されている。

【0099】制御回路203は、外部より入力される画像信号に基づいて適切な表示が行われるように、各部の動作を整合させる働きを持つものである。次に説明する同期信号分離回路206より送られる同期信号T_{sync}に基づいて、各部に対してT_{scan}、T_{sft}及びT_{ary}の各制御信号を発生する。

【0100】同期信号分離回路206は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と輝度信号成分を分離するための回路で、よく知られているように、周波数分離（フィルター）回路を用いれば、容易に構成できるものである。同期信号分離回路206により分離された同期信号は、これもよく知られるように、垂直同期信号と水平同期信号となる。ここでは、説明の便宜上T_{sync}として図示する。一方、前記テレビ信号から分離された画像の輝度信号成分を便宜上DATA信号と図示する。このDATA信号はシフトレジスタ204に入力される。

【0101】シフトレジスタ204は、時系列的にシリアル入力される前記DATA信号を、画像の1ライン毎にシリアル／パラレル変換するためのもので、前記制御回路203より送られる制御信号T_{sft}に基づいて作動する。この制御信号T_{sft}は、シフトレジスタ204のシフトロックであると言い換てもよい。また、シリアル／パラレル変換された画像1ライン分（電子放出素子のn素子分の駆動データに相当する）のデータは、I_{d1}～I_{dn}のn個の並列信号として前記シフトレジスタ204より出力される。

【0102】ラインメモリ205は、画像1ライン分のデータを必要時間だけ記憶するための記憶装置であり、制御回路203より送られる制御信号T_{ary}に従って適宜I_{d1}～I_{dn}の内容を記憶する。記憶された内容は、I_{d'1}～I_{d'n}として出力され、変調信号発生器207に入力される。

【0103】変調信号発生器207は、前記画像データI_{d'1}～I_{d'n}の各々に応じて、電子放出素子の各々を適切に駆動変調するための信号源で、その出力信号は、端子D_{y1}～D_{yn}を通じて表示パネル201内の電子放出素子に印加される。

【0104】前述したように、電子放出素子は電子放出に明確なしきい値電圧を有しており、しきい値電圧を超える電圧が印加された場合にのみ電子放出が生じる。また、しきい値電圧を超える電圧に対しては電子放出素子への印加電圧の変化に応じて放出電流も変化していく。電子放出素子の材料、構成、製造方法を変えることにより、しきい値電圧の値や印加電圧に対する放出電流の変化度合いが変わる場合もあるが、いずれにしても以下のことがいえる。

【0105】即ち、電子放出素子にパルス状の電圧を印加する場合、例えばしきい値電圧以下の電圧を印加して

も電子放出は生じないが、しきい値電圧を超える電圧を印加する場合には電子放出を生じる。その際、第1には電圧パルスの波高値を変化させることにより、出力される電子ビームの強度を制御することが可能である。第2には、電圧パルスの幅を変化させることにより、出力される電子ビームの電荷の総量を制御することが可能である。

【0106】従って、入力信号に応じて電子放出素子を変調する方式としては、電圧変調方式とパルス幅変調方式とが挙げられる。電圧変調方式を行う場合、変調信号発生器207としては、一定の長さの電圧パルスを発生するが、入力されるデータに応じて適宜パルスの波高値を変調できる電圧変調方式の回路を用いる。また、パルス幅変調方式を行う場合、変調信号発生器207としては、一定の波高値の電圧パルスを発生するが、入力されるデータに応じて適宜パルス幅を変調できるパルス幅変調方式の回路を用いる。

【0107】シフトレジスタ204やラインメモリ205は、デジタル信号式のものでもアナログ信号式のものでもよく、画像信号のシリアル／パラレル変換や記憶が所定の速度で行えるものであればよい。

【0108】デジタル信号式を用いる場合には、同期信号分離回路206の出力信号DATAをデジタル信号化する必要がある。これは同期信号分離回路206の出力部にA/D変換器を設けることで行える。

【0109】また、これと関連して、ラインメモリ205の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器207に設けられる回路が若干異なるものとなる。

【0110】即ち、デジタル信号で電圧変調方式の場合、変調信号発生器207には、例えばよく知られているD/A変換回路を用い、必要に応じて増幅回路等を付け加えればよい。また、デジタル信号でパルス幅変調方式の場合、変調信号発生器207は、例えば高速の発振器及び発振器の出力する波数を計数する計数器（カウンタ）及び計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合わせた回路を用いることで容易に構成することができる。更に、必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えてもよい。

【0111】一方、アナログ信号で電圧変調方式の場合、変調信号発生器207には、例えばよく知られているオペアンプ等を用いた増幅回路を用いればよく、必要に応じてレベルシフト回路等を付け加えてもよい。また、アナログ信号でパルス幅変調方式の場合、例えばよく知られている電圧制御型発振回路（VCO）を用いればよく、必要に応じて電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付け加えてもよい。

【0112】以上のような表示パネル201及び駆動回

路を有する本発明の画像形成装置は、端子D_{x1}～D_{xa}及びD_{y1}～D_{ya}から電圧を印加することにより、必要な電子放出素子から電子を放出させることができ、高圧端子Hvを通じて、メタルバック115あるいは透明電極（不図示）に高電圧を印加して電子ビームを加速し、加速した電子ビームを蛍光膜114に衝突させて生じる励起・発光によって、NTSC方式のテレビ信号に応じてテレビジョン表示を行うことができるものである。

【0113】尚、以上説明した構成は、表示等に用いられる本発明の画像形成装置を得る上で必要な概略構成であり、例えば各部材の材料等、詳細な部分は上述の内容に限られるものではなく、画像形成装置の用途に適するよう、適宜選択されるものである。また、入力信号としてNTSC方式を挙げたが、本発明に係る画像形成装置はこれに限られるものではなく、PAL、SECAM方式等の他の方式でもよく、更にはこれらよりも多数の走査線からなるTV信号、例えばMUSE方式を始めとする高品位TV方式でもよい。

【0114】次に、前述の梯型配置の電子源及びこれを用いた本発明の画像形成装置の一例について図11及び図12を用いて説明する。

【0115】図11において、1は基板、104は表面伝導型電子放出素子、304は電子放出素子104を接続する共通配線で10本設けられており、各々外部端子D₁～D₁₀を有している。

【0116】電子放出素子104は、基板1上に並列に複数個配置されている。これを素子行と呼ぶ。そしてこの素子行が複数行配置されて電子源を構成している。

【0117】各素子行の共通配線304（例えば外部端子D₁とD₂の共通配線304）間に適宜の駆動電圧を印加することで、各素子行を独立に駆動することが可能である。即ち、電子ビームを放出させたい素子行にはしきい値電圧を超える電圧を印加し、電子ビームを放出させたくない素子行にはしきい値電圧以下の電圧を印加するようにすればよい。このような駆動電圧の印加は、各素子行間に位置する共通配線D₂～D₉について、夫々相隣接する共通配線304、即ち夫々相隣接する外部端子D₂とD₃、D₄とD₅、D₆とD₇、D₈とD₉の共通配線304を一体の同一配線としても行うことができる。

【0118】図12は、本発明の電子源の他の例である、上記梯型配置の電子源を備えた表示パネル301の構造を示す図である。

【0119】図12中302はグリッド電極、303は電子が通過するための開口、D₁～D_aは各電子放出素子に電圧を印加するための外部端子、G₁～G_aはグリッド電極302に接続された外部端子である。また、各素子行間の共通配線304は一体の同一配線として基板1上に形成されている。

【0120】尚、図12において図8と同じ符号は同じ部材を示すものであり、図8に示される単純マトリクス配置の電子源を用いた表示パネル201との大きな違いは、基板1とフェースプレート116の間にグリッド電極302を備えている点である。

【0121】基板1とフェースプレート116の間に上記のようにグリッド電極302が設けられている。このグリッド電極302は、電子放出素子104から放出された電子ビームを変調することができるもので、梯型配置の素子行と直行して設けられたストライプ状の電極に、電子ビームを通過させるために、各電子放出素子104に対応して1個ずつ円形の開口303を設けたものとなっている。

【0122】グリッド電極302の形状や配置位置は、必ずしも図12に示すようなものでなければならないものではなく、開口303をメッシュ状に多数設けることもあり、またグリッド電極302を、例えば電子放出素子104の周囲や近傍に設けてもよい。

【0123】外部端子D₁～D_a及びG₁～G_aは不図示の駆動回路に接続されている。そして、素子行を1列ずつ順次駆動（走査）して行くのと同期してグリッド電極302の列に画像1ライン分の変調信号を印加することにより、各電子ビームの蛍光膜114への照射を制御し、画像を1ラインずつ表示することができる。

【0124】以上のように、本発明の画像形成装置は、単純マトリクス配置及び梯型配置のいずれの本発明の電子源を用いても得ることができ、上述したテレビジョン放送の表示装置のみならず、テレビ会議システム、コンピューター等の表示装置として好適な画像形成装置が得られる。更には、感光ドラムとで構成した光プリンターの露光装置としても用いることができるものである。

【0125】

【実施例】以下、実施例を挙げて本発明を具体的に示すが、本発明はこれら実施例に限定されるものではなく、本発明の目的が達成される範囲内での各要素の置換や設計変更がなされたものをも包含する。

【0126】【実施例1】本発明第1の実施例として、図1に示した平面型の表面伝導型電子放出素子を同一基板上に2個（素子A、B）、図3の工程に沿って形成した。

【0127】工程-a

清浄化した青板ガラス上に厚さ0.5μmのシリコン酸化膜をスパッタ法で形成した基板1上に、素子電極4、5間ギャップLとなるべきパターンをフォトレジスト（RD-2000N-41、日立化成社製）形成し、真空蒸着法により、厚さ50ÅのTi、1000ÅのNiを順次堆積した。フォトレジストパターンを有機溶剤で溶解し、Ni/Ti堆積膜をリフトオフし、素子電極間隔L=10μm、W=300μmを有する素子電極4、5を形成した（図3（a））。

【0128】工程-b

工程-aで形成した素子電極4、5を含む基板表面全面に、膜厚500ÅのCr膜を真空蒸着により堆積し、更にフォトレジストを全面に塗布した後、素子電極間及びこの近傍に、長さL以上で幅が100μmの開口を有する不図示のマスクを使用して、バターンニング・現像・開口部のCrのエッチングにより、電極ギャップL及び素子電極4、5の一部を露出し、幅100μmのCrマスクを作製した。その上に有機Pd(ccp4230;奥野製薬(株)製)をスピナーにより回転塗布し、300°Cで10分間の加熱焼成処理を行なった。この後、酸エッチャントでCrをエッチングし、リフトオフすることにより導電性膜3を形成した(図3(b))。こうして形成された主成分としてPdOよりなる微粒子からなる導電性膜3の膜厚は120Å、シート抵抗値は $1.5 \times 10^4 \Omega/\square$ であった。尚ここで述べる微粒子膜とは、上述したように、複数の微粒子が集合した膜であり、その微細構造として、微粒子が個々に分散配置した状態のみならず、微粒子が互いに隣接、或いは重なり合った状態(島状も含む)の膜をさし、その粒径は前記状態で粒子形状が認識可能な微粒子についての径をいう。

【0129】以上の工程により基板1上に素子電極4、5及び導電性膜3を形成した。

【0130】工程-c

次に、図5の測定評価系に上記基板を設置し、真空ポンプにて排気し、 2×10^{-5} torrの真空中に達した後、電源51より素子電極4、5間に電圧を印加し、フォーミング処理を施した。フォーミング処理の電圧波形は図4(b)に示すもので、T₁を1 msec、T₂を10 msecとし、電圧パルスの波高値は0.1Vステップで昇圧し、フォーミング処理を行なった。処理中は0.1Vの電圧でT₂間に抵抗測定パルスを挿入し、抵抗を測定し、該測定値が約1MΩ以上になった時にフォーミング処理を終了した(図3(c))。

【0131】フォーミング処理を開始してから終了するまでの間に、I_fは最大値をとる。その値をI_{max}、この時印加された電圧(パルス電圧の場合はその波高値)をV_{form}と呼ぶ。本実施例の素子A、素子Bのフォーミング電圧V_{form}は約7.0Vであった。

【0132】工程-d

続いて、フォーミング処理した素子Aには図19(a)に示される交流パルス波形で、波高値を±18Vとして通電し、活性化処理を施した。もう一方の素子Bには図4(a)に示される単一極性パルス波形で波高値を+18Vとして通電し、活性化処理を施した。

【0133】活性化処理はいずれも 1.5×10^{-5} torrの真空中でI_eを測定しながら行ない、I_eが約30分で飽和したため活性化処理を終了した。

【0134】上述の工程で作製した素子A、Bの特性を、 1×10^{-6} torr、印加電圧+18Vで評価し

た。その結果、I_fが素子Aで1.0mA、素子Bで1.2mA、I_eが素子Aで0.9μA、素子Bで0.6μAとなり、電子放出効率 $\eta = I_e / I_f (\%)$ は素子Aで0.09%、素子Bで約0.05%であった。また、両素子をこのまま100時間駆動した後、あらためて測定すると、I_fが素子Aでは0.7mA、素子Bで0.6mA、I_eが素子Aで0.5μA、素子Bで0.2μAであった。

【0135】このように、本発明の表面伝導型電子放出素子は電子放出効率が高く、耐久性にも優れるが、特に、交流パルスによる活性化処理を施した素子Aが優れていた。

【0136】この後、表面伝導型電子放出素子の形態を把握するために、素子A、Bそれぞれを電子顕微鏡で観察した。その結果、素子Aでは電子放出部2の近傍で、主に導電性膜3と基板1との境界付近の両電位側に被膜が形成されているのが観察された。素子Bにおいても同様の被膜が観察されたが、主に片側、活性化処理において高電位を印加した側に存在していた。

【0137】更に、高倍率のFE-SEMで観察すると、素子B即ち単一極性パルスで活性化処理をした素子の電子放出部2の近傍で、被膜がほとんど形成されていない領域、即ち活性化処理において低電位を印加した側の領域で微粒子及び導電性膜3の一部の変形・移動が観察された。一方、交流パルスで活性化処理を施した素子Aでは、このような部位はほとんど観察されなかった。

【0138】またこの被膜をTEM、ラマン等で観察すると、グラファイト、アモルファスカーボンを主成分とする、炭素及び炭素化合物からなる被膜が観察された。

【0139】これらの観察から、素子Bでは強電界により長時間駆動により、電界破壊もしくは発熱等により、微粒子及び導電性膜の一部が変形・移動するなどの電子放出部の部分的破壊を引き起こし、その結果、電子放出特性の劣化が顕著となった。一方素子Aでは、交流パルスによる活性化処理により電子放出部近傍両端に形成した高結晶性の炭素を含む被膜により、電子放出部の強電界及び熱などへの耐性が高まり、比較的長時間良好な電子放出を行なうということがわかった。

【0140】[実施例2] 本実施例では、実施例1で作製した素子Aタイプの表面伝導型電子放出素子を多数単純マトリクス配置した電子源を有する画像形成装置を構成した。

【0141】本実施例の電子源の一部の平面図を図13に示す(被膜6は不図示)。また、図中のA-A'断面図を図14に示す。但し、図13~16中で同じ符号を付したもののは同じものを示す。ここで、141は層間絶縁層、142はコンタクトホールである。

【0142】工程-a

清浄化した青板ガラス上に厚さ0.5μmのシリコン酸化膜をスパッタ法で形成した基板1上に、真空蒸着によ

21

り厚さ 50 Å の Cr、厚さ 6 000 Å の Au を順次積層した後、フォトレジスト (AZ 1370、ヘキスト社製) をスピナーアにより回転塗布、ベークした後、フォトマスク像を露光、現像して、下配線 102 のレジストパターンを形成し、Au/Cr 堆積膜をウエットエッチングして、所望の形状の下配線 102 を形成した (図 15 (a))。

【0143】工程-b

次に、厚さ $1.0\text{ }\mu\text{m}$ のシリコン酸化膜からなる層間絶縁層141をRFスパッタ法により堆積した(図15(b))。

【0144】工程-c

工程-bで堆積したシリコン酸化膜にコンタクトホール142を形成するためのフォトレジストパターンを作り、これをマスクとして層間絶縁層141をエッチングしてコンタクトホール142を形成した。エッチングは CF_4 と H_2 ガスを用いたRIE(Reactive Ion Etching)法によった(図15(c))。

【0145】工程-d

その後、素子電極4、5と素子電極間ギャップLとなるべきパターンをフォトレジスト(RD-2000N-41、日立化成社製)形成し、真空蒸着法により、厚さ50ÅのTi、1000ÅのNiを順次堆積した。フォトレジストパターンを有機溶剤で溶解し、Ni/Ti堆積膜をリフトオフし、素子電極間隔Lが5μm、幅Wが300μmの素子電極4、5を形成した(図15(d))。

【0146】工程-e

素子電極4、5の上に上配線103のフォトレジストパターンを形成した後、厚さ50ÅのTi、5000ÅのAuを順次真空蒸着により堆積し、リフトオフにより不要の部分を除去して、所望の形状の上配線103を形成した(図16(e))。

【0147】工程-f

次に、不図示のマスクを用いて、導電性膜3を形成した(図16(f))。上記マスクは、素子電極間ギャップL及びこの近傍に開口を有するマスクであり、このマスクにより膜厚1000ÅのCr膜161を真空蒸着により堆積・パターンニングし、その上に有機Pd(ccp4230, 奥野製薬(株)製)をスピナーにより回転塗布、300°Cで10分間の加熱焼成処理を行なった。また、こうして形成された主成分としてPdOよりなる微粒子からなる導電性膜3の膜厚は100Å、シート抵抗値は $1.8 \times 10^4 \Omega/\square$ であった。

【0148】工程-g

Cr膜161及び焼成後の導電性膜3を酸エッチャントによりエッチングして所望のパターンを形成した。また、導電性膜3の幅は200μmとした(図16(g))。

22

【0149】工程-h
 コンタクトホール142部分以外にレジストを塗布する
 ようなパターンを形成し、真空蒸着により厚さ50Åの
 Ti、5000ÅのAuを順次堆積した。リフトオフに
 より不要の部分を除去することによりコンタクトホール
 142を埋め込んだ(図16(h))。

【0150】以上の工程により絶縁性基板1上に下配線102、層間絶縁層141、上配線103、素子電極4、5、電子放出部形成用の導電性膜3を形成した。

【0151】以上のようにして作製した未フォーミングの電子源を用いて図8に示す表示パネルを構成し、本発明の画像表示装置を形成した。

【0152】上記工程で作製した未フォーミングの電子源基板1をリアプレート111に固定した後、電子源1の5mm上方に、フェースプレート116（ガラス基板113の内面に蛍光膜114とメタルバック116が形成されている）を支持枠112を介して十分に位置合わせをして配置し、フェースプレート116、支持枠112、リアプレート111の接合部にフリットガラスを塗布し、大気中で400℃～500℃で10分以上焼成することで封着した。またリアプレート111への電子源基板1の固定もフリットガラスで行なった。

【0153】本実例では蛍光体はストライプ形状(図9(a)参照)を採用し、ブラックストライプの材料としては黒鉛を主成分とする材料を用い、ガラス基板113に蛍光体を塗布する方法としてはスラリー法を用いた。

【0154】また、蛍光膜114の内面側に設けられるメタルバック115は、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理（フィルミング）を行ない、その後A1を真空蒸着することで作製した。フェースプレート116には、更に蛍光膜114の導電性を高めるため、蛍光膜114の外側に透明電極が設けられる場合もあるが、本実施例では、メタルバック115のみで十分な導電性が得られたため省略した。

【0155】以上のようにして完成したガラス容器内の雰囲気を排気管(不図示)を通じ真空ポンプにて 1×10^{-6} torrまで排気した後、容器外端子D_{x1}～D_{xa}ないしD_{y1}～D_{ya}を通じて素子電極間に電圧を印加し、フォーミング処理を行ない、電子放出部を形成した。この時フォーミング処理の電圧波形は図4(b)のもので、T₁ = 1 msec、T₂ = 10 msecで0.1Vずつ昇圧した。また、工程中、0.1Vの電圧でT₂間に抵抗測定パルスを挿入し、抵抗値が約1MΩ以上になった時にフォーミング処理を終了した。フォーミング電圧V_{form}は約6.5Vであった。

【0156】このようにして形成された電子放出部2はPdOを主成分とする微粒子が分散配置された状態となり、その微粒子の平均粒径は30Åであった。

50 【0157】次に 1.5×10^{-5} torr の真空霧開気

下において容器外端子 $D_{x1} \sim D_{xn}$ ないし $D_{y1} \sim D_{yn}$ を通じ、素子電極間に図19(a)で示される交流パルスを印加し、高結晶性の炭素を含む被膜を形成する活性化処理を施した。本実施例では活性化処理パルスの波高値を $V_p = -V_n = 18V$ とした。また、パルス幅及びパルス間隔については、 $T_{1p} = T_{1n} = 1\text{ msec}$ 、 $T_{pn} = T_{np} = 10\text{ msec}$ とした。活性化処理は、放出電流 I_e を測定しながら行ない、約30分で I_e が飽和したため、この時点で処理を終了した。

【0158】約 $1 \times 10^{-6.5}\text{ torr}$ 程度の真空度まで、排気し、不図示の排気管をガスバーナーで熱することで融着し、外囲器118の封止を行なった。

【0159】最後に、封止後の真空度を維持するために、高周波加熱法でゲッター処理を行なった。

【0160】以上のようにして作製した表示パネルの容器外端子 $D_{x1} \sim D_{xn}$ ないし $D_{y1} \sim D_{yn}$ 、及び高圧端子 H_v をそれぞれ必要な駆動系に接続し、画像形成装置を完成した。各素子に容器外端子 $D_{x1} \sim D_{xn}$ ないし $D_{y1} \sim D_{yn}$ を通じ、走査信号及び変調信号を不図示の信号発生手段によりそれぞれ印加することにより、電子放出を行ない、高圧端子 H_v を通じ、メタルバック115に数kV以上の高圧を印加し、電子ビームを加速し、蛍光膜114に衝突させ、励起・発光させることで画像を表示した。本実施例の画像形成装置においては、表示安定性が高く、画像品位の良い表示画像が得られた。

【0161】[実施例3] 図17は実施例2の表示装置を、例えばテレビジョン放送をはじめとする種々の画像情報源より提供される画像情報を表示できるように構成した表示装置の一例を示すための図である。図中280はディスプレイパネル、261はディスプレイパネルの駆動回路、262はディスプレイコントローラ、263はマルチプレクサ、264はデコーダ、265は入出力インターフェース回路、266はCPU、267は画像生成回路、268、269及び270は画像メモリインターフェース回路、271は画像入力インターフェース回路、272及び273はTV信号受信回路、274は入力部である。尚、本表示装置は、例えばテレビジョン信号のように映像情報と音声情報の両方を含む信号を受信する場合には、当然映像の表示と同時に音声を再生するものであるが、本発明の特徴と直接関係しない音声情報の受信、分離、再生、処理、記憶などに関する回路やスピーカーなどについては説明を省略する。

【0162】以下、画像信号の流れに沿って各部を説明してゆく。

【0163】先ず、TV信号受信回路273は、例えば電波や空間光通信などのような無線伝送系を用いて伝送されるTV画像信号を受信するための回路である。受信するTV信号の方式は特に限られるものではなく、例えば、NTSC方式、PAL方式、SECAM方式などの諸方式でも良い。また、これらよりさらに多数の走査線

よりなるTV信号(例えばMUSE方式をはじめとするいわゆる高品位TV)は、大面積化や大画素数化に適した前記ディスプレイパネルの利点を生かすのに好適な信号源である。TV信号受信回路273で受信されたTV信号は、デコーダ264に出力される。

【0164】また、画像TV信号受信回路272は、例えば同軸ケーブルや光ファイバーなどのような有線伝送系を用いて伝送されるTV画像信号を受信するための回路である。前記TV信号受信回路273と同様に、受信するTV信号の方式は特に限られるものではなく、また本回路で受信されたTV信号もデコーダ264に出力される。

【0165】また、画像入力インターフェース回路271は、例えばTVカメラや画像読み取りスキャナーなどの画像入力装置から供給される画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ264に出力される。

【0166】また、画像メモリインターフェース回路270は、ビデオテープレコーダー(以下VTRと略す)20に記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ264に出力される。

【0167】また、画像メモリインターフェース回路269は、ビデオディスクに記憶されている画像信号を取り込むための回路で、取り込まれた画像信号はデコーダ264に出力される。

【0168】また、画像メモリインターフェース回路268は、いわゆる静止画ディスクのように、静止画像データを記憶している装置から画像信号を取り込むための回路で、取り込まれた静止画像データはデコーダ264に出力される。

【0169】また、入出力インターフェース回路265は、本表示装置と、外部のコンピュータ、コンピュータネットワークもしくはプリンタなどの出力装置とを接続するための回路である。画像データや文字・図形情報の入出力を行なうのはもちろんのこと、場合によっては本表示装置の備えるCPU266と外部との間で制御信号や数値データの入出力などを行なうことも可能である。

【0170】また、画像生成回路267は、前記入出力インターフェース回路265を介して外部から入力される画像データや文字・図形情報や、或いはCPU266より出力される画像データや文字・図形情報に基づき表示用画像データを生成するための回路である。本回路の内部には、例えば画像データや文字・図形情報を蓄積するための書き換え可能メモリや、文字コードに対応する画像パターンが記憶されている読み出し専用メモリや、画像処理を行なうためのプロセッサなどをはじめとして画像の生成に必要な回路が組み込まれている。

【0171】本回路により生成された表示用画像データは、デコーダ264に出力されるが、場合によっては前記入出力インターフェース回路265を介して外部のコ

ンピュータネットワークやプリンターに出力することも可能である。

【0172】また、CPU266は、主として本表示装置の動作制御や、表示画像の生成、選択、編集に関わる作業を行なう。

【0173】例えば、マルチプレクサ263に制御信号を出力し、ディスプレイパネル280に表示する画像信号を適宜選択したり組み合わせたりする。また、その際には表示する画像信号に応じてディスプレイパネルコントローラ262に対して制御信号を発生し、画面表示周波数や走査方法（例えばインターレースかノンインターレースか）や一画面の走査線の数など表示装置の動作を適宜制御する。

【0174】また、前記画像生成回路267に対して画像データや文字・図形情報を直接出力したり、或いは前記入出力インターフェース回路265を介して外部のコンピュータやメモリをアクセスして画像データや文字・図形情報を入力する。

【0175】尚、CPU266は、むろんこれ以外の目的の作業にも関わるものであっても良い。例えば、パーソナルコンピュータやワードプロセッサなどのように、情報を生成したり処理する機能に直接関わっても良い。

【0176】或いは、前述したように入出力インターフェース回路265を介して外部のコンピュータネットワークと接続し、例えば数値計算などの作業を外部機器と協同して行なっても良い。

【0177】また、入力部274は、前記CPU266に使用者が命令やプログラム、或いはデータなどを入力するためのものであり、例えばキーボードやマウスの他、ジョイスティック、バーコードリーダー、音声認識装置など多様な入力機器を用いることが可能である。

【0178】また、デコーダ264は、前記267ないし273より入力される種々の画像信号を3原色信号、または輝度信号とI信号、Q信号に逆変換するための回路である。尚、同図中に点線で示すように、デコーダ264は内部に画像メモリを備えるのが望ましい。これは、例えばMUSE方式をはじめとして、逆変換するに際して画像メモリを必要とするようなテレビ信号を扱うためである。また、画像メモリを備えることにより、静止画の表示が容易になる、或いは前記画像生成回路267及びCPU266と協同して画像の間引き、補間、拡大、縮小、合成をはじめとする画像処理や編集が容易に行なえるようになるという利点が生まれるからである。

【0179】また、マルチプレクサ263は前記CPU266より入力される制御信号に基づき表示画像を適宜選択するものである。即ち、マルチプレクサ263はデコーダ264から入力される逆変換された画像信号のうちから所望の画像信号を選択して駆動回路261に出力する。その場合には、一画面表示時間内で画像信号を切り換えて選択することにより、いわゆる多画面テレビの

ように、一画面を複数の領域に分けて領域によって異なる画像を表示することも可能である。

【0180】また、ディスプレイパネルコントローラ262は、前記CPU266より入力される制御信号に基づき駆動回路261の動作を制御するための回路である。

【0181】先ず、ディスプレイパネルの基本的な動作に関わるものとして、例えばディスプレイパネルの駆動用電源（不図示）の動作シーケンスを制御するための信号を駆動回路261に対して出力する。

【0182】また、ディスプレイパネルの駆動方法に関わるものとして、例えば画面表示周波数や走査方法（例えばインターレースかノンインターレースか）を制御するための信号を駆動回路261に対して出力する。

【0183】また、場合によっては表示画像の輝度、コントラスト、色調、シャープネスといった画質の調整に関わる制御信号を駆動回路261に対して出力する場合もある。

【0184】また、駆動回路261は、ディスプレイパネル280に印加する駆動信号を発生するための回路であり、前記マルチプレクサ263から入力される画像信号と、前記ディスプレイパネルコントローラ262より入力される制御信号に基づいて動作するものである。

【0185】以上、各部の機能を説明したが、図17に示した構成により、本表示装置においては多様な画像情報源より入力される画像情報をディスプレイパネル270に表示することが可能である。即ち、テレビジョン放送をはじめとする各種の画像信号はデコーダ264において逆変換された後、マルチプレクサ263において適宜選択され、駆動回路261に入力される。一方、ディスプレイコントローラ262は、表示する画像信号に応じて駆動回路261の動作を制御するための制御信号を発生する。駆動回路261は、上記画像信号と制御信号に基づいてディスプレイパネル280に駆動信号を印加する。これにより、ディスプレイパネル280において画像が表示される。これらの一連の動作は、CPU266により統括的に制御される。

【0186】また、本表示装置においては、前記デコーダ264に内蔵する画像メモリや、画像生成回路267及びCPU266が関与することにより、単に複数の画像情報の中から選択したものを表示するだけでなく、表示する画像情報に対して、例えば拡大、縮小、回転、移動、エッジ強調、間引き、補間、色変換、画像の縦横比変換などをはじめとする画像処理や、合成、消去、接続、入れ替え、はめ込みなどをはじめとする画像編集を行なうことも可能である。また、本実施例の説明では、特に触れなかったが、上記画像処理や画像編集と同様に、音声情報に関しても処理や編集を行なうための専用回路を設けても良い。

【0187】従って、本表示装置は、テレビジョン放送

の表示機器、テレビ会議の端末機器、静止画像及び動画像を扱う画像編集機器、コンピューターの端末機器、ワードプロセッサをはじめとする事務用端末機器、ゲーム機などの機能を一台で兼ね備えることが可能で、産業用或いは民生用として極めて応用範囲が広い。

【0188】尚、上記図17は、本発明の画像形成装置の一例を示したに過ぎず、これのみに限定されるものでないことは言うまでもない。例えば図17の構成要素のうち使用目的上必要のない機能に関わる回路は省いても差し支えない。またこれとは逆に、使用目的によってはさらに構成要素を追加しても良い。例えば、本表示装置をテレビ電話機として応用する場合には、テレビカメラ、音声マイク、照明機、モデムを含む送受信回路などを構成要素に追加するのが好適である。

【0189】本表示装置においては、とりわけ表面伝導型電子放出素子を電子源とするディスプレイパネルの薄型化が容易なため、表示装置の奥行きを小さくすることができます。それに加えて、表面伝導型電子放出素子を電子源とするディスプレイパネルは大画面化が容易で輝度が高く視野角特性にも優れるため、本表示装置は臨場感あふれ迫力に富んだ画像を視認性良く表示することが可能である。また安定で高効率な電子放出特性が実現された電子源を用いることにより、長寿命で明るい高品位なカラーフラットテレビが実現された。

【0190】

【発明の効果】以上説明した様に、本発明によれば、素子の耐久性が向上して寿命が延び、また電子放出効率が向上した。これにより、本発明の電子放出素子を用いた電子源、及びこれを用いた画像表示装置においては、長時間に亘り高輝度の良好な画像を表示することが可能となつた。

【図面の簡単な説明】

【図1】本発明の表面伝導型電子放出素子の一実施態様を示す断面図である。

【図2】本発明の表面伝導型電子放出素子の他の実施態様を示す断面図である。

【図3】本発明の表面伝導型電子放出素子の製造工程例を示す図である。

【図4】本発明の表面伝導型電子放出素子の製造に係る通電処理の電圧波形を示す図である。

【図5】本発明の表面伝導型電子放出素子の電子放出特性を評価するための測定評価系を示す図である。

【図6】本発明の表面伝導型電子放出素子の電子放出特性を示す図である。

【図7】本発明の単純マトリクス電子源の模式図である。

【図8】本発明の画像形成装置の表示パネルの一実施態様を示す図である。

【図9】本発明の画像形成装置に用いる蛍光膜を示す図である。

【図10】本発明の画像形成装置の一実施態様のブロック図である。

【図11】本発明の梯子型電子源の模式図である。

【図12】梯子型電子源を用いた本発明の画像形成装置の表示パネルを示す図である。

【図13】本発明の実施例2の表示装置に用いた電子源を示す図である。

【図14】本発明の実施例2に係る電子源の部分断面図である。

10 【図15】実施例2に係る電子源の製造工程図である。

【図16】実施例2に係る電子源の製造工程図である。

【図17】本発明の実施例3の画像形成装置のブロック図である。

【図18】本発明の活性化処理における極性反転パルス電圧波形例を示す図である。

【図19】本発明の活性化処理における交流電圧波形例を示す図である。

【符号の説明】

1 絶縁性基板

20 2 電子放出部

3 導電性膜

4, 5 素子電極

6 被膜

21 段差形成部材

50 電流計

51 電源

52 電流計

53 高圧電源

54 アノード電極

30 55 真空装置

56 排気ポンプ

102 X方向配線

103 Y方向配線

104 表面伝導型電子放出素子

105 結線

111 リアプレート

112 支持枠

113 ガラス基板

114 蛍光膜

40 115 メタルバック

116 フェースプレート

118 外囲器

121 黒色導伝材

122 蛍光体

141 層間絶縁層

142 コンタクトホール

161 Cr膜

201 表示パネル

202 走査回路

50 203 制御回路

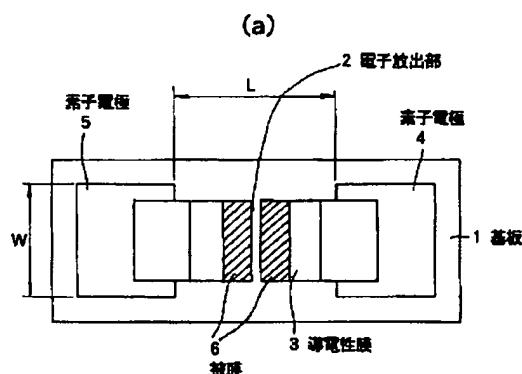
29

204 シフトレジスタ
 205 ラインメモリ
 206 同期信号分離回路
 207 变調信号発生器
 261 駆動回路
 262 ディスプレイパネルコントローラ
 263 マルチブレクサ
 264 デコーダ
 265 入出力インターフェース
 266 CPU
 267 画像生成回路
 268 画像メモリーインターフェース

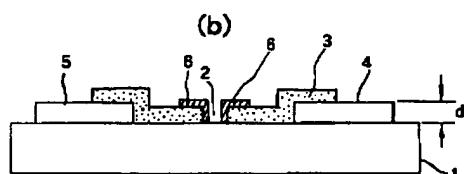
30

269 画像メモリーインターフェース
 270 画像メモリーインターフェース
 271 画像入力メモリーインターフェース
 272 TV信号受信回路
 273 TV信号受信回路
 274 入力部
 280 ディスプレイパネル
 301 表示パネル
 302 グリッド電極
 10 303 開口
 304 共通配線
 401 表示パネル

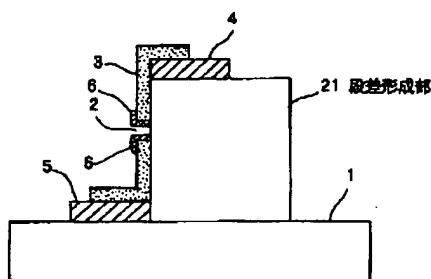
【図1】



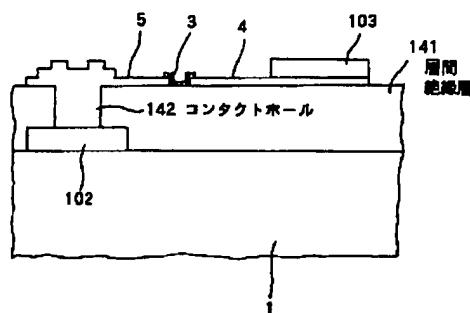
(b)



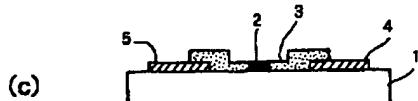
【図2】



【図14】

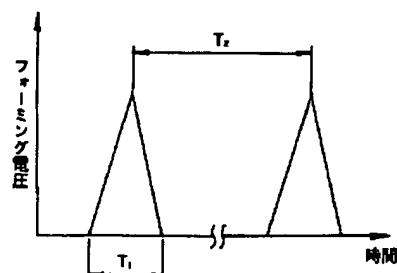


【図3】

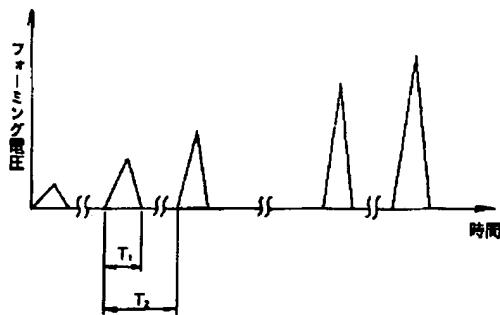


【図4】

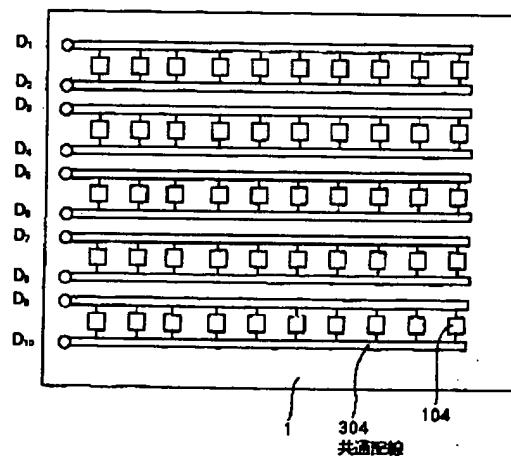
(a)



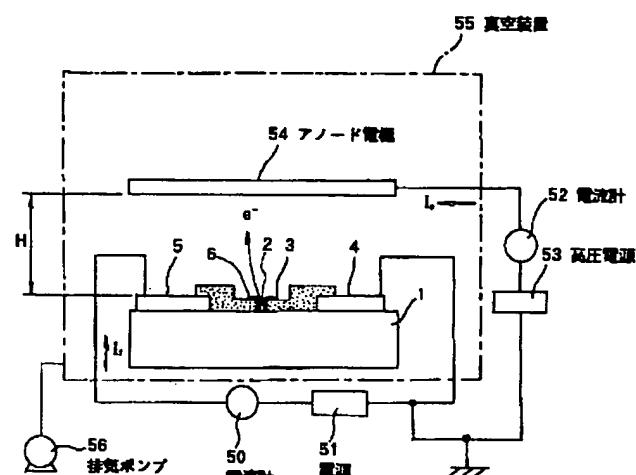
(b)



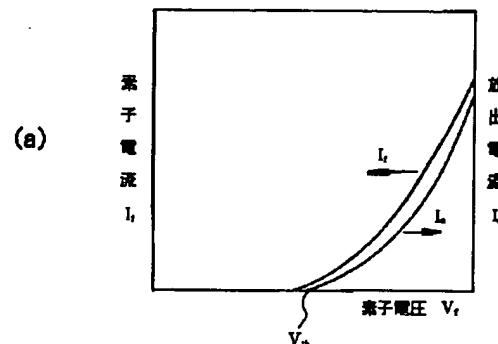
【図11】



【図5】

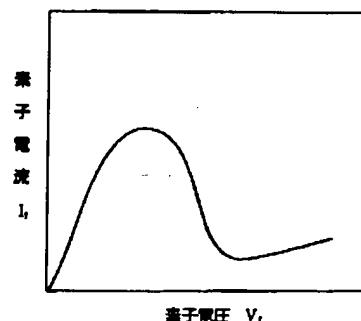


【図6】

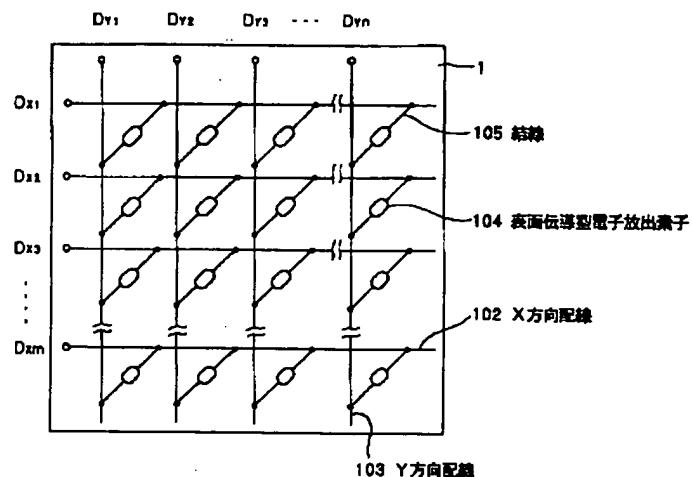


(a)

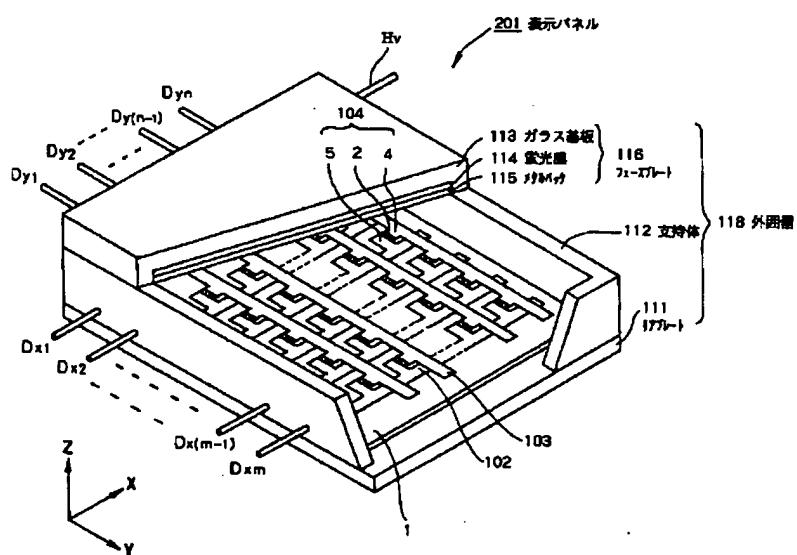
(b)

電子電圧 V_e

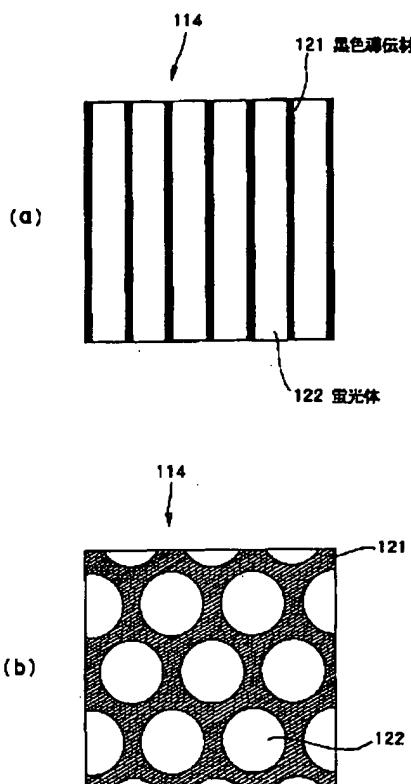
【図7】



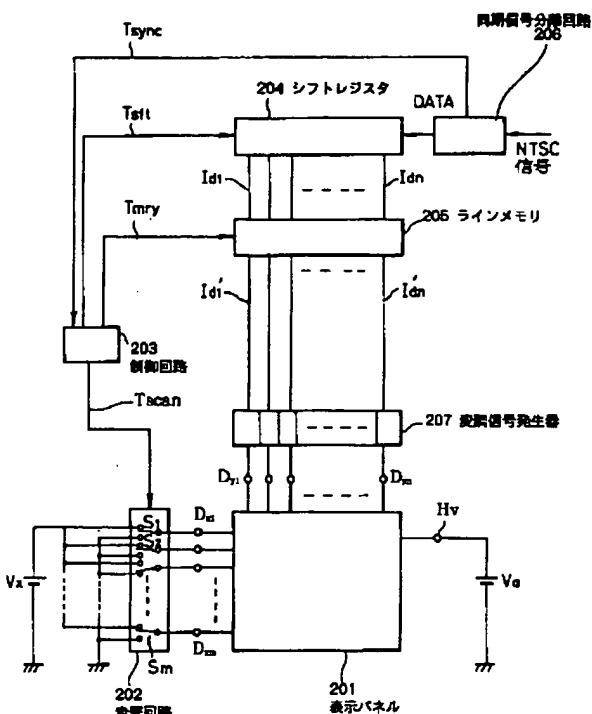
【図8】



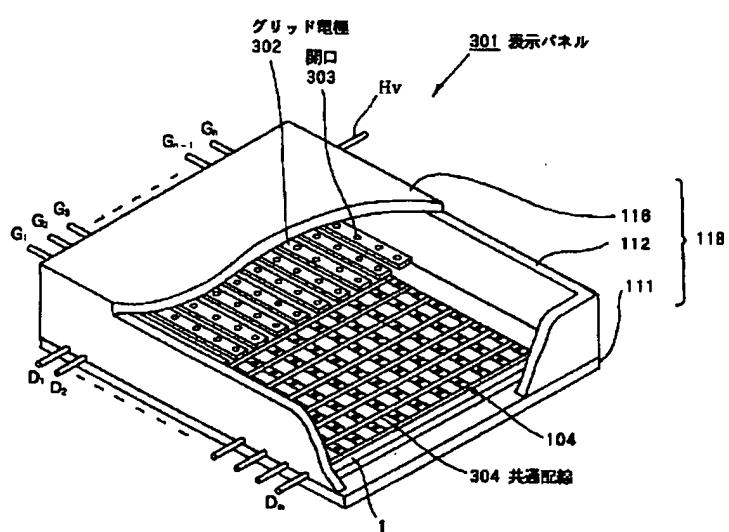
【図9】



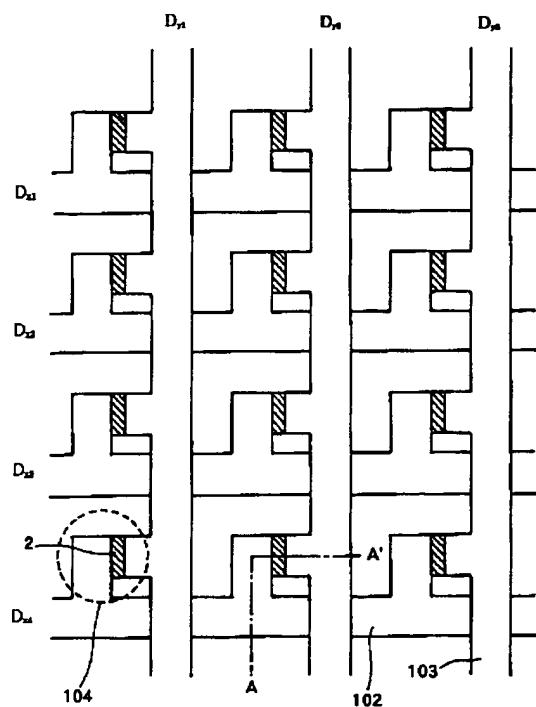
【四】



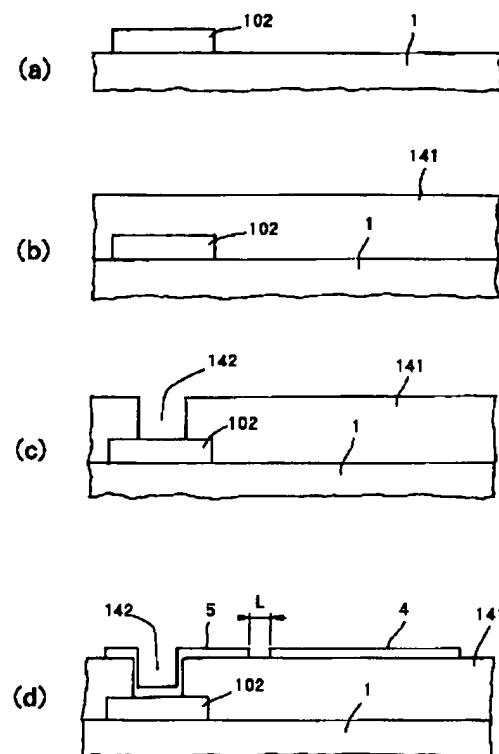
【图1-3】



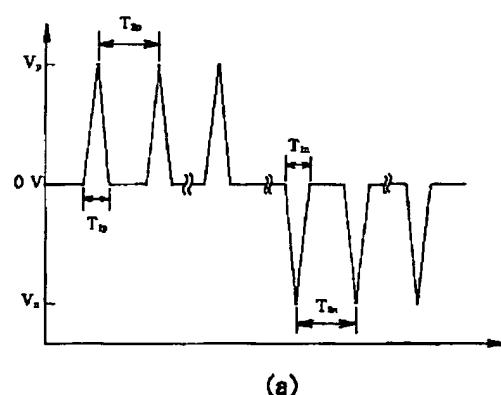
【図13】



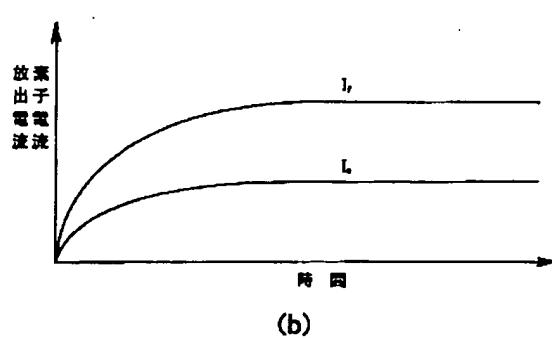
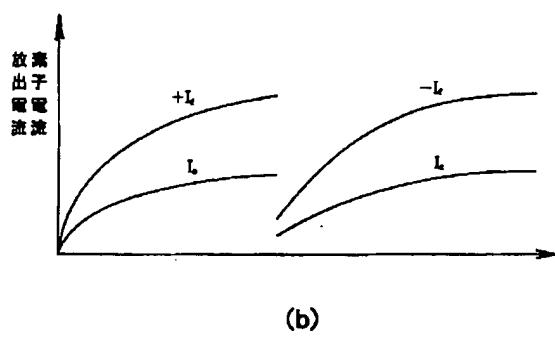
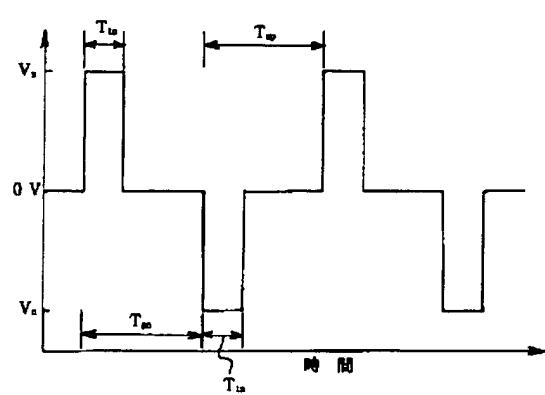
【図15】



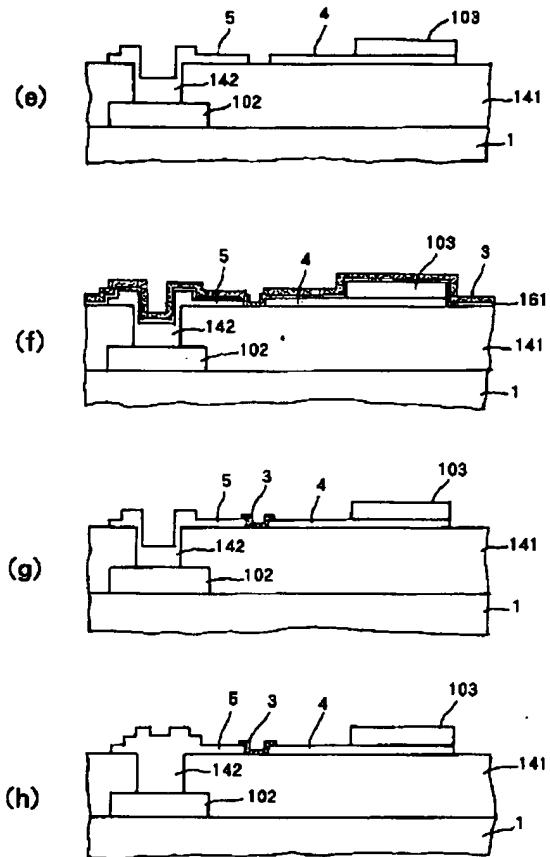
【図18】



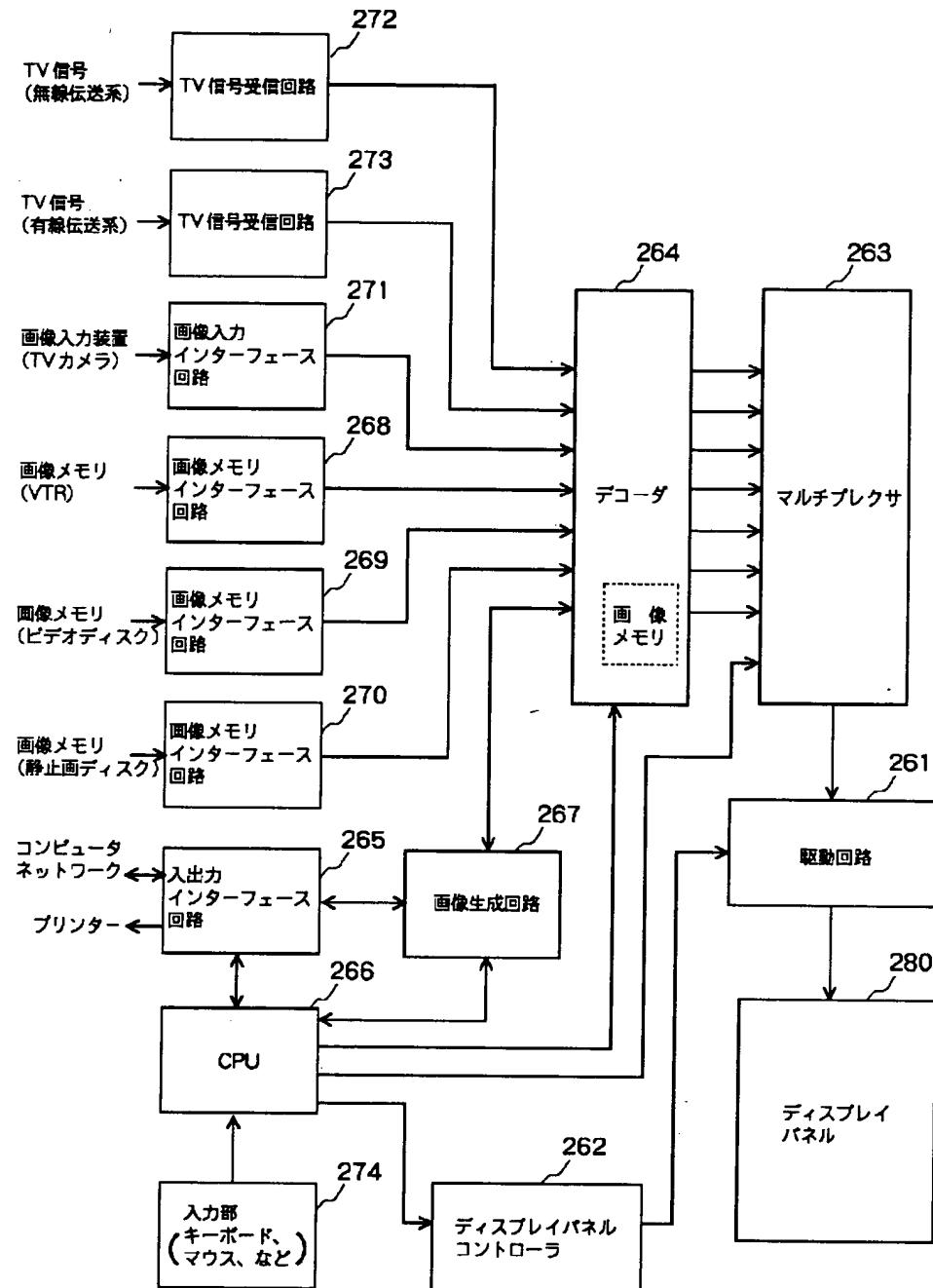
【図19】



【図16】



【図17】



フロントページの続き

(56)参考文献 特開 平1-309242 (JP, A)
 特開 平3-127428 (JP, A)
 特開 平4-147534 (JP, A)
 特開 平2-299131 (JP, A)

(58)調査した分野(Int.Cl. 6, DB名)
 H01J 1/00 - 1/98
 H01J 9/00 - 9/18
 H01J 31/10 - 31/24